

1. [CONVERSORES D/A](#)

1.1. [Conversor D/A de resistencias con pesos ponderados](#) ("D/A Converter With Binary-Weighted Resistor")

1.2. [Conversor D/A tipo escalera R-2R](#) ("Ladder-Type D/A Converter")

2. [CONVERSORES A/D](#)

2.1. [Conversor A/D comparador paralelo](#) ("Parallel-Comparator A/D Converter")

2.2. [Conversor A/D rampa tipo contador](#) ("Counter-Ramp A/D Converter")

2.3. [Conversor A/D por aproximaciones sucesivas](#) ("Successive Approximation A/D Converter")

3. [BIBLIOGRAFIA](#)

CONVERSORES D/A y A/D

Necesidad

Entre las funciones que posee un computador está la adquisición de datos para su archivo o procesamiento, el control de dispositivos, esto es la recepción de datos y/o el accionamiento de dispositivos o maquinarias. Ejemplos de estas situaciones son el comando de una central nuclear, el control del funcionamiento de un oleoducto, el control del nivel de una represa en base al caudal de los ríos que la abastecen, un servicio meteorológico, en general el control automático de calidad o el control de producción de cualquier empresa.

Las magnitudes observadas por lo general se transforman en tensiones o corrientes que las representan y habitualmente transportan el resultado de la medición hasta el lugar en donde se la procesa (que en algunos casos se trata de

largas distancias). Por otro lado las acciones tomadas por el computador son transmitidas también por tensiones o corrientes eléctricas.

Tanto las tensiones o corrientes eléctricas que llegan al computador como las que necesitan los dispositivos de comando son de tipo continuo en gran cantidad de casos.

Veamos un ejemplo sencillo: en la producción de bloques de motor se moldea el hierro fundido, es importante que el enfriamiento del mismo se haga en forma controlada, esto es: si se enfría demasiado rápido se producen fallas internas en el mismo que lo descartarán pero si se enfría demasiado lentamente altera la producción de la empresa. Entonces hay un sistema observación de la temperatura del bloque que es recibido por una computadora que acciona y regula el sistema de enfriamiento.

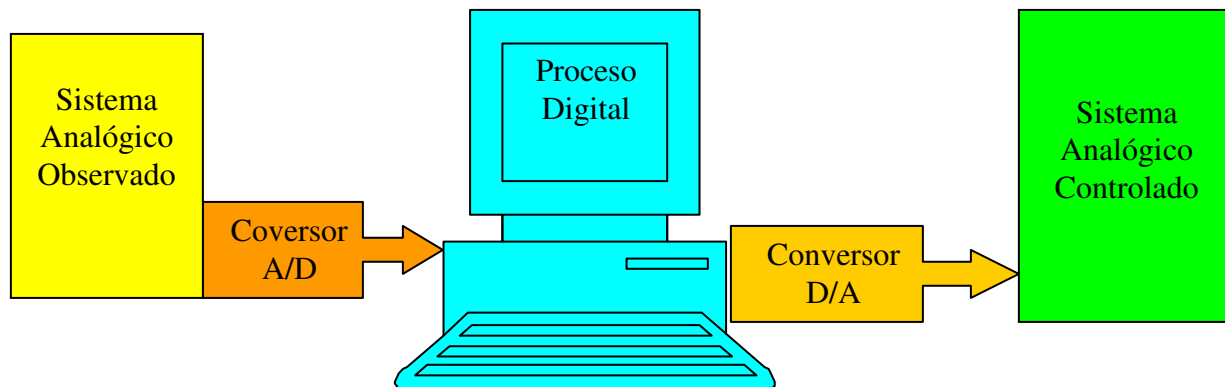


Figura 1. Se muestra una forma de interacción entre el computador y el ambiente externo

En este caso, la temperatura se transforma en una corriente eléctrica por medio de una termocupla o sensor infrarrojo a distancia. Para que este dato pueda ser

introducido en el computador es necesario convertirlo a un valor digital, ya que todos los valores que procesa el mismo son de este tipo. Por otro lado, para aumentar la velocidad de giro de algún ventilador habrá que entregar mayor tensión o corriente al dispositivo adecuado. Son muchos los dispositivos que se accionan con tensiones o corrientes continuas.

Entonces, a la entrada del computador hará falta conversores analógico a digital (A/D converter o ADC) y a la salida será necesario colocar conversores digital a analógico (D/A converter o DAC).

A continuación se discutirá el diseño de distintos conversores comenzando por los D/A por una cuestión puramente didáctica dado la sencillez de los mismos.

1.CONVERSORES D/A

Se llaman así a los sistemas que convierten señales digitales a señales analógicas, esto es una palabra digital a una tensión o corriente continua.

1.1. CONVERSION D/A CON RESISTENCIAS PONDERADAS EN FORMA BINARIA ("D/A Converter with Binary-Weighted Resistor")

Es el mas simple de los conversores D/A en el que la tensión analógica entregada es directamente proporcional al número representado en forma binaria (a_3, a_2, a_1, a_0) de la salida digital.

Está formado por un circuito básico de resistencias en paralelo que están habilitadas por la tensión de salida de un conversor binario a decimal (BCD) (Ya explicado en el capítulo de dispositivos combinacionales) unidas entre sí a una resistencia de carga conectada a tierra sobre la que se mide la tensión de salida.

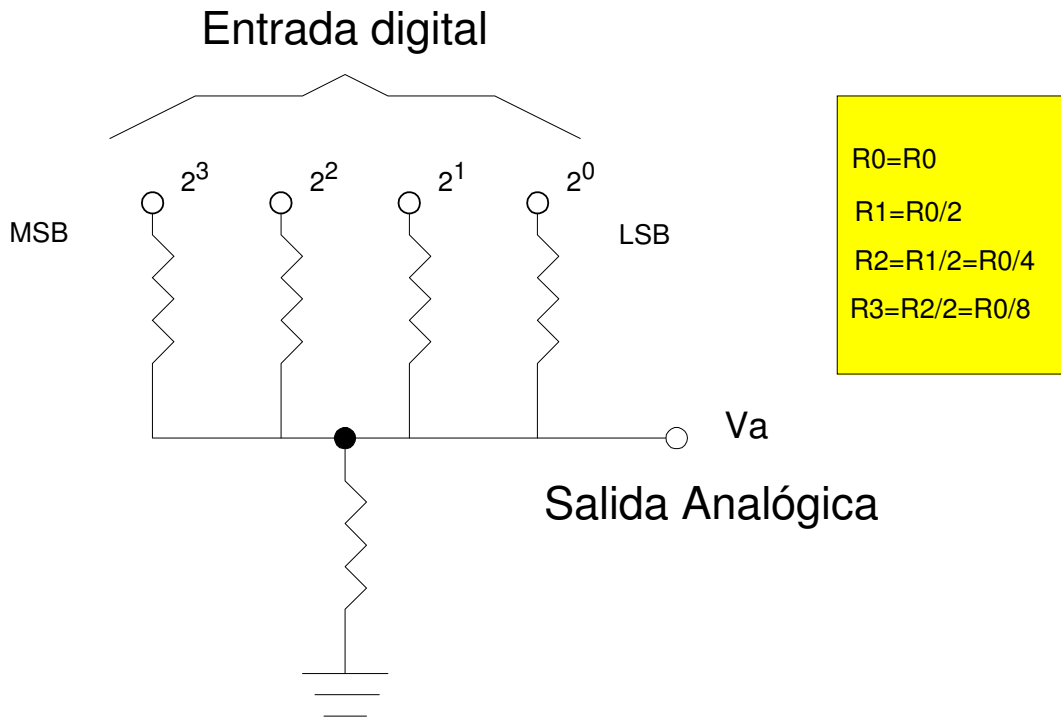


Figura 2. Disposición de las resistencias a la entrada de un convertor D/A Ponderado Binario

De esta manera, la tensión V_a será el producto de la suma de las corrientes sobre las resistencias habilitadas multiplicada por el valor de la resistencia R_L . La idea principal reside en adecuar las resistencias R_j de este circuito para que la corriente que pase por cada una de ellas sea proporcional al número que representan, o sea la potencia de dos asociada al coeficiente a_j . Por ejemplo en el caso de la figura la resistencia R_3 tendrá que valer la mitad que la R_2 para que la corriente que circula por ella sea el doble. Así la corriente total sobre R_L valdrá

$$I = a_3 I_3 + a_2 I_2 + a_1 I_1 + a_0 I_0$$

$$I = a_3 I_0 2^3 + a_2 I_0 2^2 + a_1 I_0 2^1 + a_0 I_0 2^0$$

$$I = a_3 \frac{V_0}{R} 2^3 + a_2 \frac{V_0}{R} 2^2 + a_1 \frac{V_0}{R} 2^1 + a_0 \frac{V_0}{R} 2^0$$

$$I = a_3 \frac{V_0}{R/2^3} + a_2 \frac{V_0}{R/2^2} + a_1 \frac{V_0}{R/2^1} + a_0 \frac{V_0}{R/2^0}$$

En el ejemplo anterior se usó una codificación binaria a un decimal, por lo que con cuatro bits me alcanzaba para representarlo. Se resalta el bit de menor orden de magnitud o de menor significado (LSB) y el de mayor (MSB).

El resultado será que el bit de menos significativo será representado por la resistencia de mayor valor, el siguiente por una igual a la mitad de la anterior , el tercero con la cuarta parte el cuarto con la octava y en el caso de necesitar mas bits se seguirá con las potencias de dos sucesivas. Está claro que para que por la resistencia que representa el bit menos significativo circulará la menor de las corrientes, o sea que la resistencia será la mayor.

El valor de la resistencia de carga (R_L) se fija para que la tensión generada por la suma de las corrientes a la salida V_a esté entre el valor máximo y el mínimo al generado en la resistencia equivalente.

Por ejemplo en el caso en que los valores de las resistencias sean: $R_0= 8\text{ K}\Omega$; $R_1= 4\text{ K}\Omega$; $R_2= 2\text{ K}\Omega$; $R_3= 1\text{ K}\Omega$; se probaron cinco valores para R_L a saber 100Ω , 500Ω , $1\text{ K}\Omega$, $2\text{ K}\Omega$ e $15\text{ K}\Omega$.

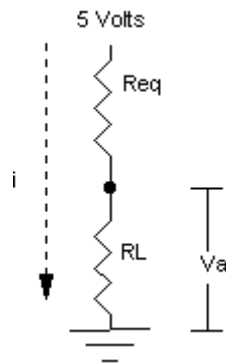


Figura 3. Diagrama esquemático del convertidor ponderado

Para se encontrar el valor de V_a , primero se debe encontrar el valor de la resistencia equivalente (R_{eq}) de las resistencias en paralelo habilitadas. Al

considerar sólo las conectadas a los 5 V habrá 16 valores de Req, correspondientes a las 16 posibilidades de entrada digital.

$$\frac{1}{R_{eq}} = \frac{a_3}{R_3} + \frac{a_2}{R_2} + \frac{a_1}{R_1} + \frac{a_0}{R_0} \therefore \Rightarrow V_a = \frac{V_{CC} * R_L}{R_{eq} + R_L}$$

Sumando la resistencia equivalente a la de carga (RL) se obtiene la resistencia equivalente total del circuito. Y de esta la tensión de salida del conversor. En la figura siguiente se muestra las tensiones obtenidas a la salida del conversor D/A con las diferentes resistencias de carga

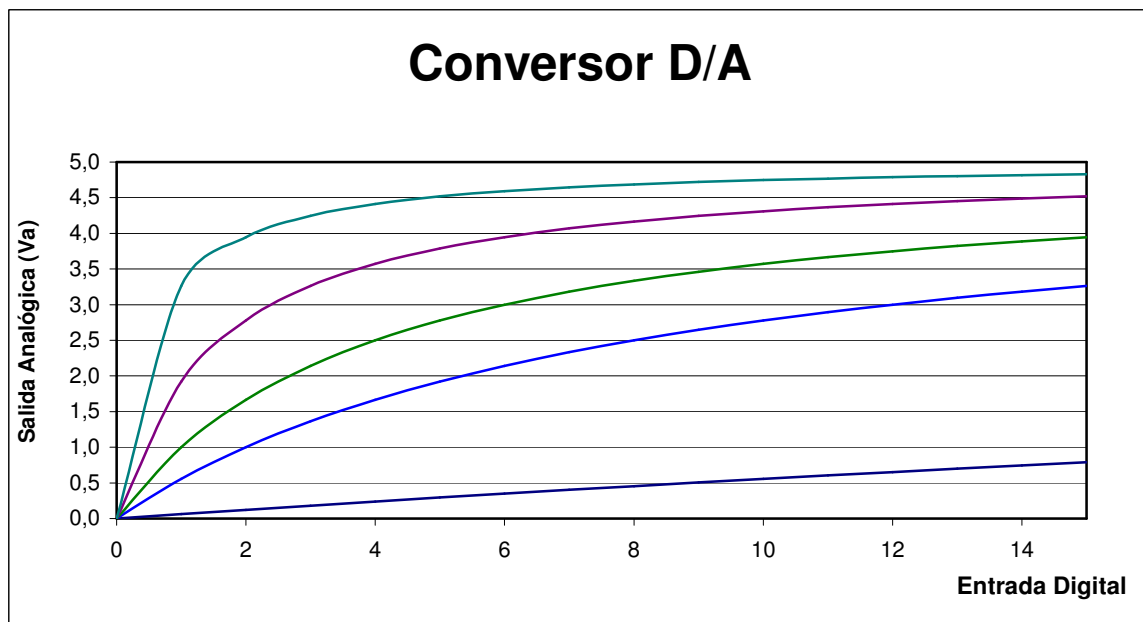


Figura 4. Valores de tensión en la salida de un convertor D/A ponderado binario para diferentes valores de resistencia de carga

Se ve que para valores muy altos de la resistencia de carga la variación es abrupta al principio y escasa por la mayor parte de los valores digitales. En tanto que para valores bajos de la resistencia de carga la franja total de variación en toda la escala de entrada es pequeña.

Normalmente se aumenta la señal analógica de salida con un amplificador operacional diseñado para atender los requisitos del dispositivo a manejar.

En esta configuración, se reemplaza la resistencia de carga por el circuito de amplificación en el cual la resistencia R_f tiene el mismo valor que la resistencia mas baja de las entradas digitales. El circuito se transforma en

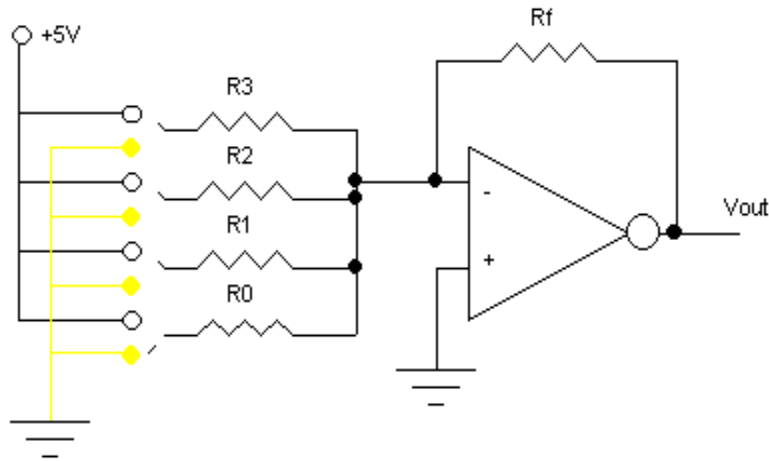


Figura 5. Conversor D/A de 4 bits

La tensión de salida estará dada por:

$$V_{out} = -\frac{R_f \cdot V_{in}}{R_{eq}} = -\left(\frac{R_f}{R_0} + \frac{R_f}{R_1} + \frac{R_f}{R_2} + \frac{R_f}{R_3}\right) \cdot V_{in}$$

Con V_{in} igual a 5 V para el caso de la figura

1.2. CONVERTOR D/A TIPO ESCALERA R-2R ("Ladder-type D/A Converter")

El conversor D/A anterior tiene la desventaja que depende fuertemente de la precisión de las resistencias involucradas, dado que los valores varían mucho entre la resistencia correspondiente al MSB y el LSB (y mas cuando se trata de palabras de mayor cantidad de bits) el error en una resistencia grande haría que los bits de menor orden de magnitud tengan mucho error. Para resolver este

problema se diseñó el conversor D/A tipo escalera que involucra resistencias de igual orden de magnitud para cada dígito.

En este conversor como en el anterior cada llave conectada contribuye con una corriente entregada al amplificador operacional, tales contribuciones que poseen pesos ponderados de acuerdo con sus posiciones en el código binario. La franja de tolerancia baja es el factor más importante del circuito siendo que el valor absoluto de las resistencias no es relevante.

En cualquier nodo de la escalera, mirando tanto a derecha como a izquierda o abajo, la resistencia es de $2R$. Por lo tanto la corriente se divide por igual para izquierda, derecha y para las direcciones de las llaves.

Considerando el nodo N-1 y suponiendo que el MSB está conectado, la tensión en el nodo será $-V_{ref}/3$. Dado que la resistencia equivalente del circuito es siempre $2R$, la ganancia del amplificador operacional ($A = -R_2/R_1$) será de $-3/2$.

De esta manera la tensión entregada por el amplificador operacional será

$$V_a = \left(-\frac{V_{ref}}{3}\right) \cdot \left(-\frac{3}{2}\right) = \frac{V_{ref}}{2}$$

Similarmente si el segundo MSB está conectado, $V_a = V_{ref}/4$, para el tercer MSB, $V_a = V_{ref}/8$ y así siguiendo.

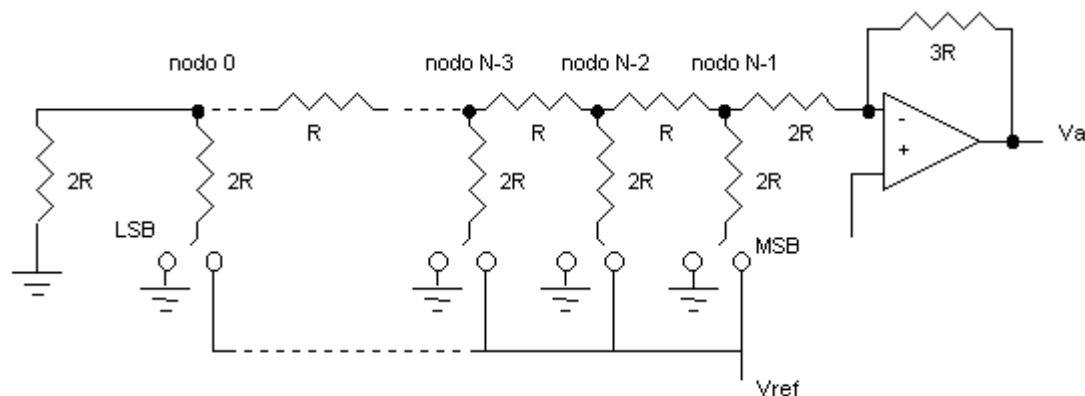


Figura 6. Conversor D/A usando circuito escalera R-2R

La resistencia equivalente en cada nodo es $2R$ hacia cada lado. Luego la corriente se divide en dos partes iguales y con ello la información que porta. Así

$$V_a = \left(-\frac{V_{ref}}{3}\right) \cdot \left(-\frac{3}{2}\right) = \frac{V_{ref}}{2}$$

Similarmente si el segundo MSB está conectado, $V_a = V_{ref}/4$, para el tercer MSB, $V_a = V_{ref}/8$ y así siguiendo.

2. CONVERSORES A/D

Tal como se presentó inicialmente para ingresar al computador una señal analógica se necesita un conversor A/D. Los conversores A/D se usan para convertir una tensión o corriente analógica en una tensión digital.

2.1. CONVERSION A/D COMPARADOR PARALELO ("Parallel-Comparator A/D Converter")

Es el mas rápido de los conversores A/D pero es también el mas caro, dado que necesita de 2^N-1 comparadores para un conversor de N bits.

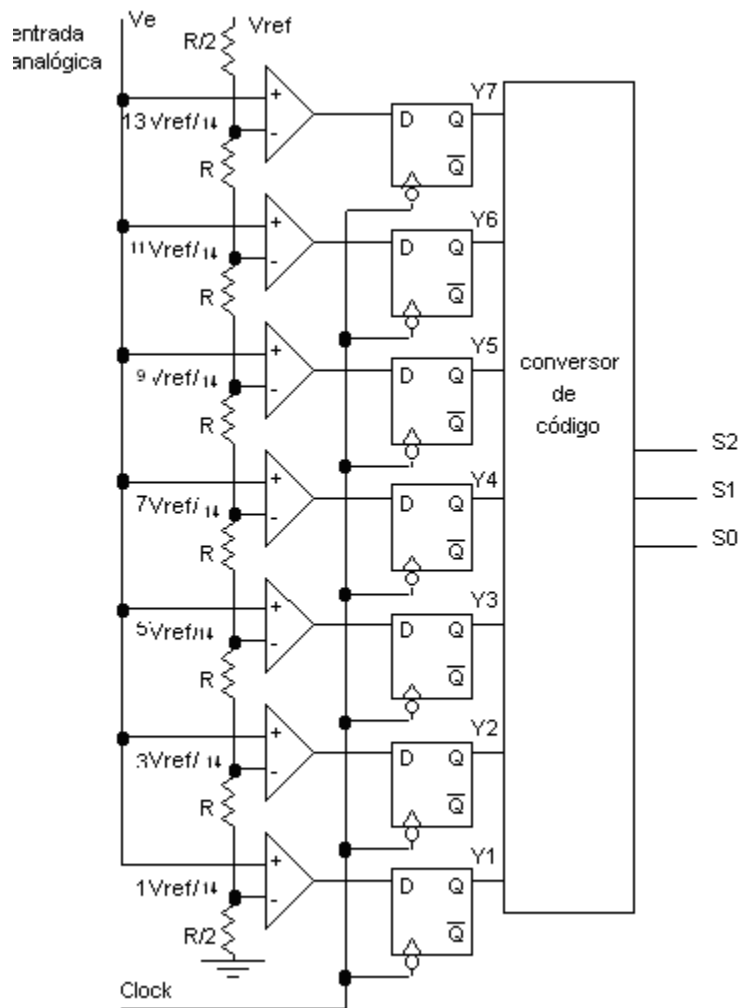


Figura 7. Conversor A/D comparador paralelo

En el ejemplo la señal analógica a convertir se aplica simultáneamente a los siete comparadores con un umbral o tensión de referencia igualmente espaciado. Las referencias son por lo tanto, $V_{ref}/7$, $2V_{ref}/7$, etc.

| | | | | | | | |
|--------------|---------------|---------------|---------------|---------------|----------------|----------------|-----|
| 0 | 1 | 2 | 3 | 4 | 5 | 6 | 7 |
| R/2 | R | R | R | R | R | R | R/2 |
| $V_{ref}/14$ | $3V_{ref}/14$ | $5V_{ref}/14$ | $7V_{ref}/14$ | $9V_{ref}/14$ | $11V_{ref}/14$ | $13V_{ref}/14$ | |

Cantidad de comparadores en 1 cuando la tensión de entrada es superior a la tensión de la tercer línea

La salida Y será baja para todos los comparadores con umbral mayor que la entrada analógica respectiva ($V_{ref} > V_e$; $Y=0$). Pero Y será alta para todos los comparadores con umbral menor que la entrada analógica ($V_{ref} < V_e$; $Y=1$).

De esta manera se obtendrá un código diferente de la numeración binaria haciéndose necesario un conversor de código. La palabra con este código binario se debe mantener disponible en sus entradas por un tiempo suficiente para que la conversación sea hecha sin perder información para lo cual se introducen una serie de latch's que retienen la palabra a ser convertida.

El conversor de código del ejemplo deberá traducir el código formado por las salidas Y a el código de numeración binaria de tres bits, como se muestra en la tabla siguiente. Note que cuando dos de los comparadores están con sus salidas en cero tienen una correspondencia con un cero binario.

| $\frac{n \cdot V_{ref}}{14}$ | | V_e Real | | $\frac{n \cdot V_{ref}}{14}$ | Y7 | Y6 | Y5 | Y4 | Y3 | Y2 | Y1 | S2 | S1 | S0 | V_e Nominal |
|------------------------------|---|---------------|---|------------------------------|----|----|----|----|----|----|----|----|----|----|---------------------|
| 0 | < | V_e | < | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | $0 \cdot V_{ref}/7$ |
| 1 | < | V_e | < | 3 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | $1 \cdot V_{ref}/7$ |

| | | | | | | | | | | | | | | | |
|----|---|----|---|----|---|---|---|---|---|---|---|---|---|---|---------------------|
| 3 | < | Ve | < | 5 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 0 | $2 \cdot V_{ref}/7$ |
| 5 | < | Ve | < | 7 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 0 | 1 | 1 | $3 \cdot V_{ref}/7$ |
| 7 | < | Ve | < | 9 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | $4 \cdot V_{ref}/7$ |
| 9 | < | Ve | < | 11 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | $5 \cdot V_{ref}/7$ |
| 11 | < | Ve | < | 13 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | $6 \cdot V_{ref}/7$ |
| 13 | < | Ve | < | 14 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | $7 \cdot V_{ref}/7$ |

Tabela 1. Estados del conversor A/D paralelo como función de la tensión de entrada

2.2. CONVERSOR A/D RAMPA TIPO CONTADOR ("Counter-Ramp A/D Converter")

En la figura siguiente se representa un diagrama en bloques de un conversor A/D rampa tipo contador. La línea "clear" se usa para inicializar el contador en 0 (cero). El contador graba en forma binaria el número de pulsos provenientes del "clock".

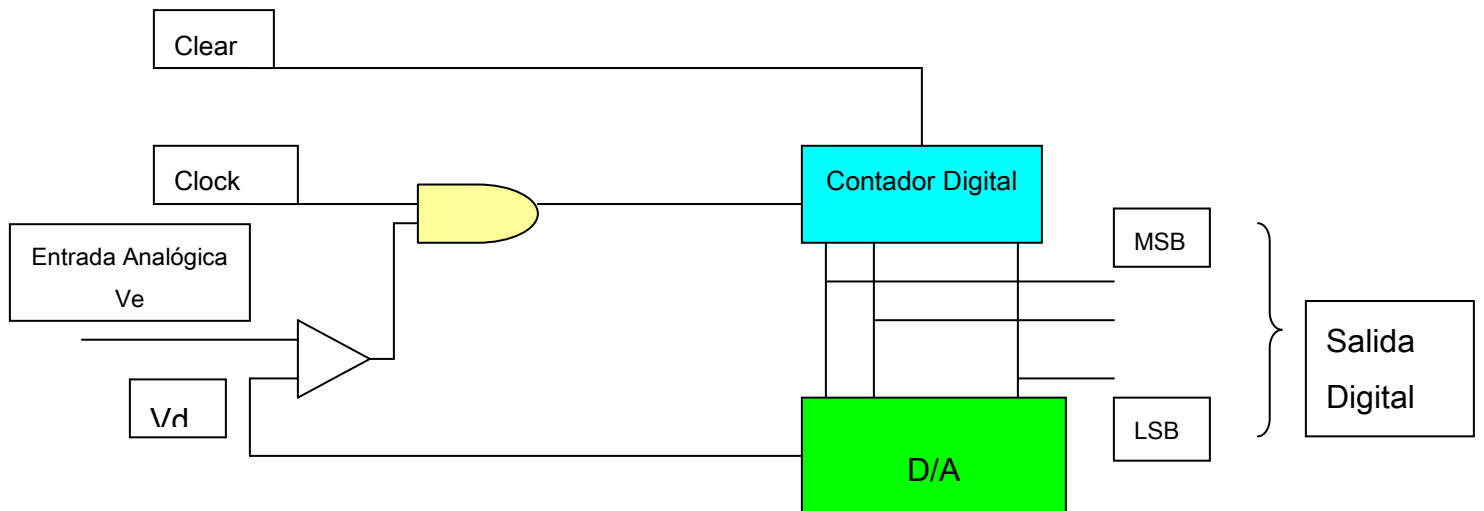


Figura 8. Conversor A/D contador-rampa

Dado que el número de los pulsos contados aumenta linealmente con el tiempo, la palabra binaria representada al contar se la usa en un conversor D/A cuya salida analógica se muestra en el gráfico siguiente.

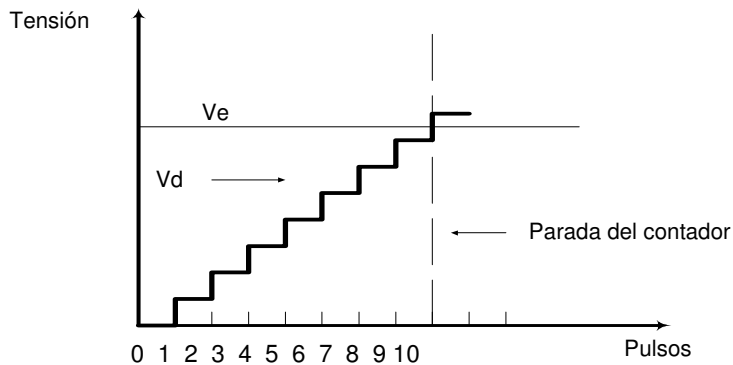


Figura 9. Forma de la señal del conversor A/D contador-rampa

Esta es comparada con la entrada analógica. Mientras la salida del conversor D/A es inferior a la entrada analógica ($V_e > V_d$) el comparador entrega un uno a la puerta AND que así permite que la señal del "clock" llegue al contador digital. En cuanto la tensión generada en el conversor D/A supera el valor analógico de entrada al comparador ($V_d > V_e$) éste manda un cero a la puerta AND que detiene la información del "clock", deteniendo al contador digital. El corte del contador se produce cuando $V_e = V_d$ (o inmediatamente inferior según la escala de error) y este valor es leído a la salida del contador como una palabra que representa en forma digital que representa el valor de la tensión de entrada analógica.

Para un sistema de N bits el tiempo de conversión es en el peor de los casos de $2N$ pulsos de l "clock".

2.3. CONVERTOR A/D POR APROXIMACIÓN SUCESIVA ("Successive Approximation A/D Converter")

Los conversores A/D por aproximación sucesiva son los más comunes entre los conversores A/D, permiten una conversión rápida, proporcionando una gama de 100.000 o más conversiones por segundo [TRI86].

En la técnica de aproximación sucesiva, es utilizada un algoritmo para convertir la entrada analógica en digital. Este algoritmo consiste en ajustar o MSB para 1 y todos los otros bits para 0. El comparador compara la salida de conversor D/A (V_d) con la señal de entrada analógica (V_e). Si $V_d > V_e$, el 1 es quitado del MSB y es enviado al próximo bit siguiendo en el orden decreciente del MSB. Si $V_e > V_d$, el MSB permanece como 1 y el próximo bit más significativo también recibe 1. De este modo se coloca un 1 y probado en cada bit del decodificador D/A hasta el fin del proceso, para obtener el valor binario equivalente.

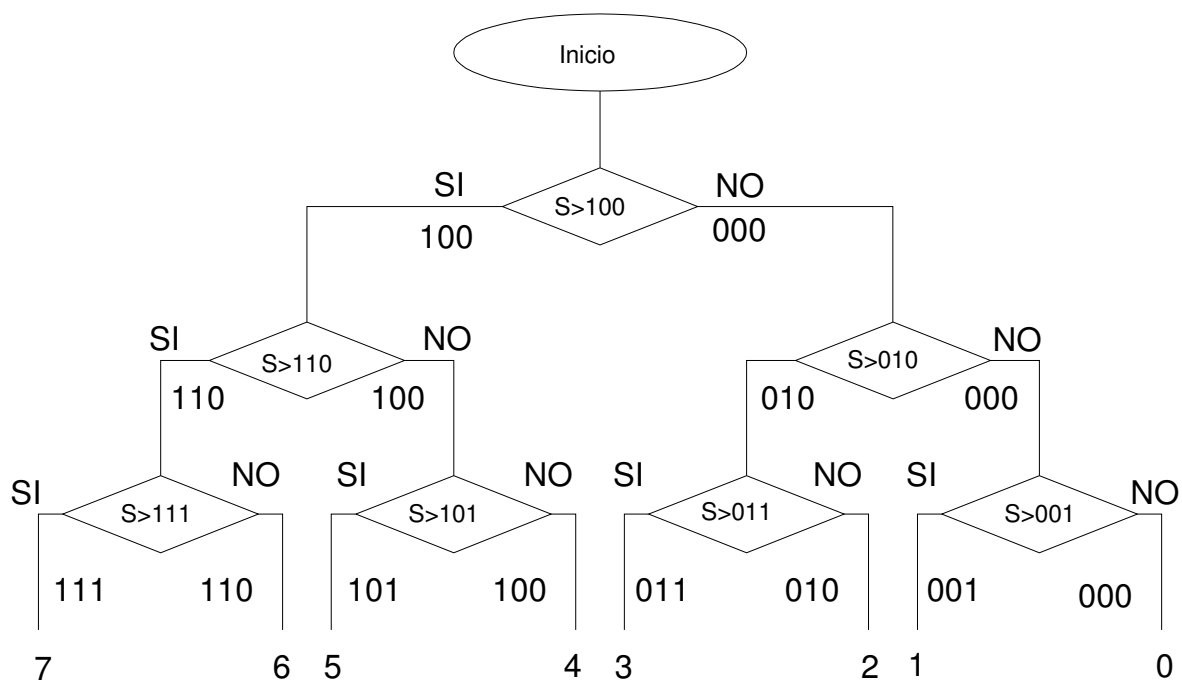


Figura 10. Diagrama de flujo para convertir un número de 3 bits por el método de aproximación sucesiva

Un circuito comparador compara la entrada analógica con la salida de un conversor D/A controlado por la lógica conocida como SAR (“Successive Approximation register”), ***que é basicamente um registrador de deslocamento***. Bajo el comando de un “clock” el SAR se coloca inicialmente en cero. Se entrega entonces una entrada analógica (V_e) positiva, el registro entrega un uno al bit de

mayor orden de magnitud (MSB). Si el comparador detecta que la salida D/A es menor que la entrada analógica, este bit queda fijo, en caso contrario se coloca un cero a ese bit. Así siguiendo con el próximo bit, la palabra es comparada manteniendo o modificando el último bit puesto en uno según el resultado del comparador con la entrada analógica.

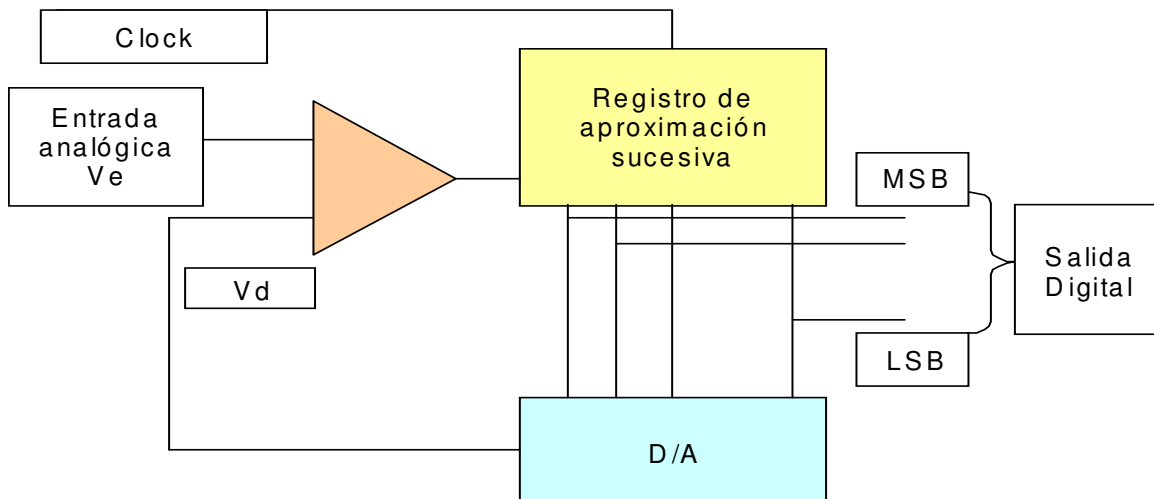


Figura 11. Conversor A/D aproximación sucesiva

Y la secuencia continúa hasta que el último bit (LSB) sea comparado y ajustado, después de esto la señal convertida es validada el dispositivo que lo esperaba puede recibirlo.

Para un sistema de N bits, el tiempo de conversión es de N períodos del reloj.

3. BIBLIOGRAFIA

- [ASS93] Asser, Stuart M. ali ali, *Microcomputer Theory and Servicing*, Maxwell Macmillan, 1993, New York, USA.
- [LAN85] Lando, R. A. & Alves, S. R., *Amplificador Operacional*, Livros Editora Erica Ltda., 1985, São Paulo, Brasil.

- [RAM84] Ramanan, K. V. *Funcional Electronics*, Tata McGraw Hill Publishing Company Limited, 1984, New Dheli, India.
- [TRI86] Trietley, Harry L., *Transducers in Mechanical and Electronic Design*, Marcel Dekker, Inc., 1986, New York, USA.