

Clase 5

Un registro es un conjunto de n latch o Flip-Flops asociados que permiten almacenar temporalmente una palabra o grupo de n bit.

Hay dos clases de registros típicos sincrónicos

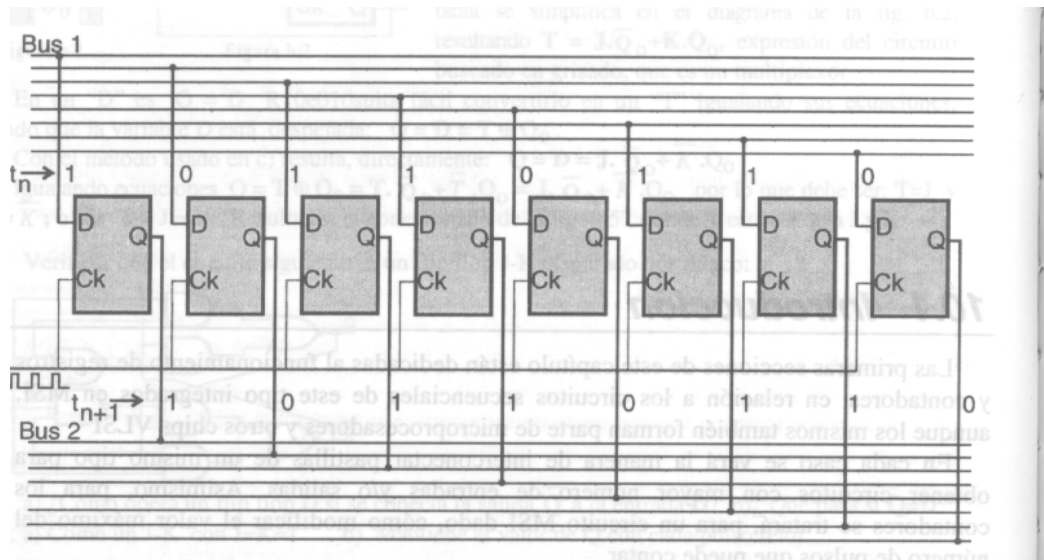
1. el registro de entradas y salidas en paralelo y
2. el registro de desplazamiento,

ambos son ampliamente usados en el ámbito de las computadoras y de transmisión de datos.

El registro universal combina ambas modalidades de registro y presenta entradas para seleccionar una u otra.

Un registro “de paralelo a paralelo” (PIPO) permite transferir, de manera simultanea, n bit hacia o desde el mismo.

En la figura siguiente vemos la representación de un registro del tipo mencionado para 8 bit correspondiente al integrado 74273.



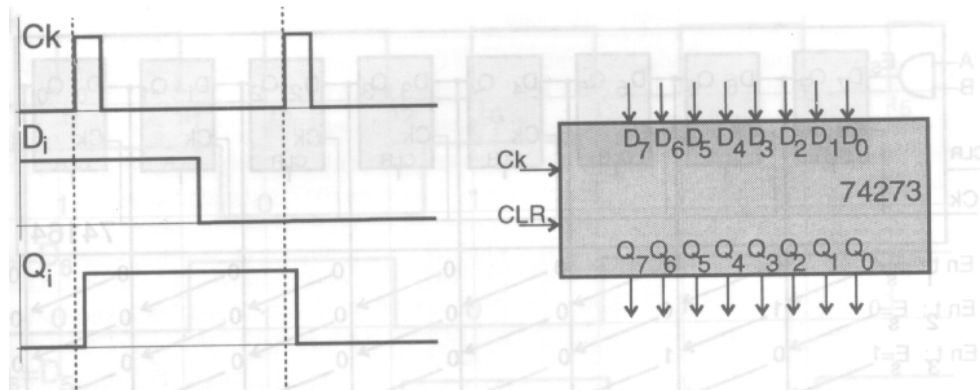
Consta de 8 latch D con sus habilitaciones de clock conectadas entre sí a un mismo reloj, así se puede cambiar al mismo tiempo todos los latch con cada pulso del reloj. De igual manera tienen todas sus conexiones de clear unidas entre sí para la puesta en cero de todos los latch al mismo tiempo, (no dibujado por cuestión de prolijidad).

Cada una de las entradas está conectada a su línea correspondiente del Bus 1 y cada salida a cada una de las correspondientes del Bus 2

Los datos de entrada deben estar presentes en las líneas del bus 1 y en consecuencia en las entradas de los 8 latch cuando $\text{Ck}=1$. en el momento en que el reloj cambia de estado ($\text{Ck}=0$) se introducen los datos dentro de cada latch de manera de quedar la palabra almacenada en el registro.

Luego el clock pasa nuevamente al estado nulo y ya no importa que entonces cambien las entradas del bus 1; la palabra quedará almacenada por el resto del período en el registro. Este proceso se suele llamar “carga” del registro.

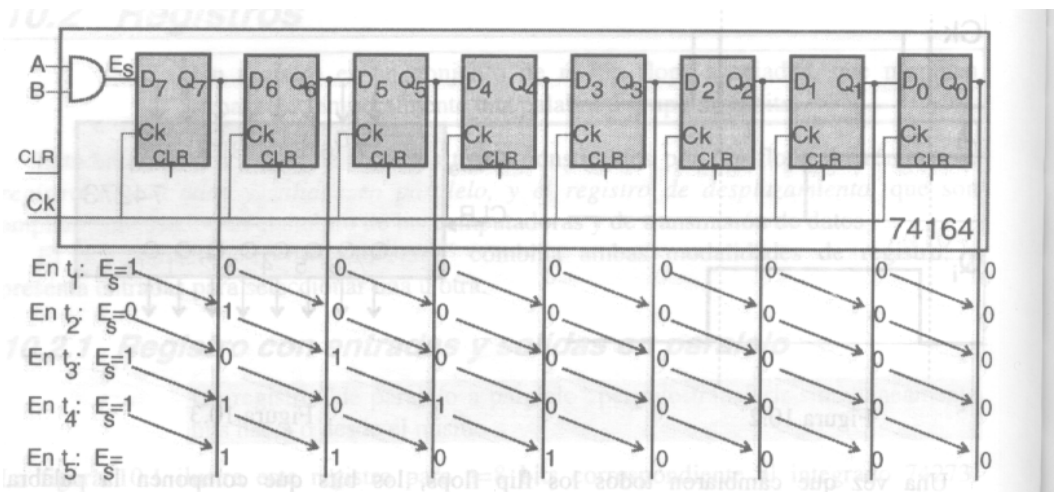
Una vez cargados todos los latch, la palabra estará disponible en el bus 2 durante el lapso en que $\overline{Ck}=\overline{1}$. En la figura siguiente se muestran las curvas que representan la carga del registro y el símbolo del registro.



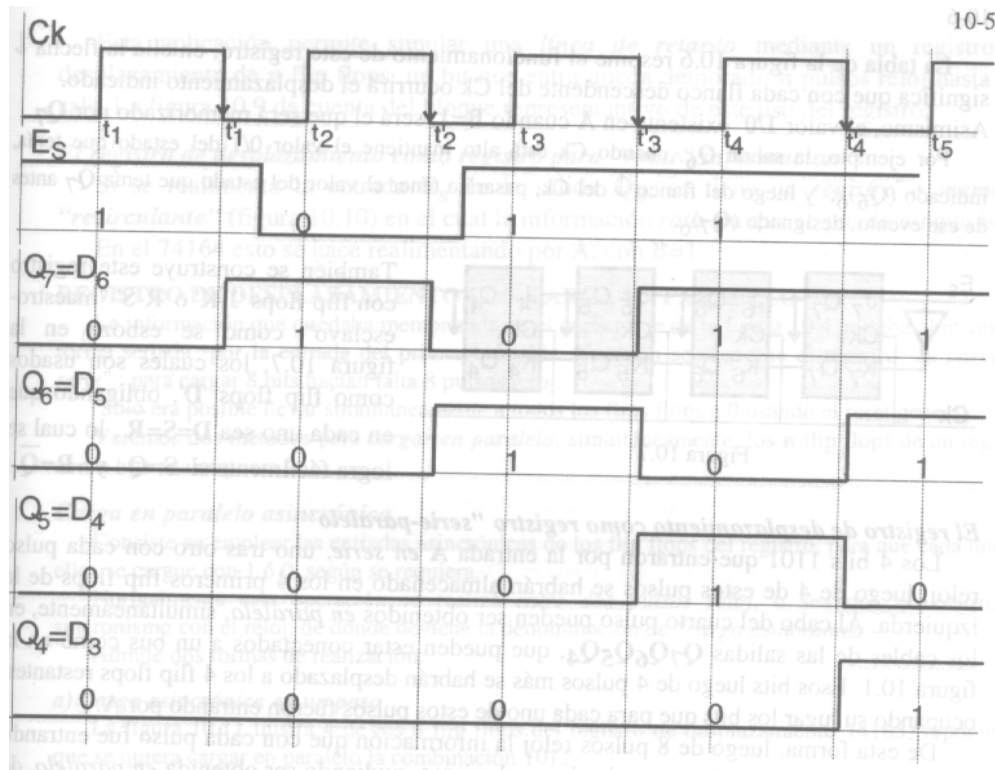
Un registro de desplazamiento es un dispositivo en el que se puede almacenar una cierta cantidad de bit en forma ordenada, pero, a diferencia del anterior, todos los bit ingresan por un mismo flip-flop y van pasando al siguiente (a derecha o a izquierda según se decida de antemano) con cada pulso de Ck, de manera que para ingresar una palabra de 8 bit hace falta que transcurran 8 pulsos del reloj.

Basa su operación en una agrupación de memorias de un bit tipo flip-flop como ya hemos dicho de tipo maestro-esclavo; todos los flip-flop están conectados al mismo clock de habilitación de entrada de datos, en tanto que la salidas de un flip-flop está conectadas a las entradas del siguiente.

Como ejemplo veamos un registro de desplazamiento a derecha hecho con flip-flop de tipo D, el chip 74164 y su secuencia de ingresos de datos.



Cuando el $Ck=1$ el latch master de cada flip-flop recibe la información del latch slave anterior (salvo el primero que lo hace de la entrada) en este lapso sólo pueden modificarse los latch master y la información se carga en este block. En el instante en que pasa $Ck=0$, se carga el slave de cada flip-flop, quedando entonces disponible para la salida Q_i como veremos la información pasa a estar disponible luego de un flanco descendente.



En la gráfica precedente se muestra una secuencia de pulsos en los que, se muestra las salidas Q_7, Q_6, Q_5, Q_4 , para los períodos t_1, t_2, t_3 y t_4 , cuando se está ingresando el número 1111. Analicemos pulso a pulso lo que ocurre en el registro de desplazamiento.

Durante el período cero se colocan todas las salidas en cero ($Q_i=0$), utilizando para ello las entradas C_r y, antes que comience t_1 , la entrada E_s pasa a 1, o sea adopta el valor del dígito de menor orden de magnitud,

Período t_1 : comienza cuando el clock pasa a uno; el latch master del D_7 adopta el valor de la entrada, ($D_7=E_s=1$) en tanto que su salida no cambia ($Q_7=0$); recién en el flanco descendente del clock pasa el valor de la entrada a la salida del flip-flop correspondiente, ($Q_7=D_7=1$); a partir de este instante la entrada puede cambiar su valor para ser tomado por el latch master. El resultado es que al finalizar el pulso t_1 las salidas valen $Q_7=1, Q_6=0, Q_5=0, Q_4=0$.

En la primer parte del período t_2 , (cuando el clock pasa al estado 1) el latch master del D_7 adopta el valor de la entrada ($D_7=E_s=0$), en tanto que el latch master del D_6 adopta el valor del latch slave del D_7 ($D_6=Q_7=1$). En la segunda parte de éste período recién quedará disponible la información en las salidas Q_i , y la entrada E_s podrá tomar el valor del dígito de tercer orden de magnitud, así al terminar el pulso t_2 las salidas valen $Q_7=0, Q_6=1, Q_5=0, Q_4=0$.

Se podría completar el gráfico mostrando las salidas de Q_i de los latch master de cada flip-flop para ver que cambian de estado durante el flanco ascendente del pulso.

Siguiendo con el razonamiento, resulta evidente que al concluir el cuarto pulso t_4 las salidas valen $Q_7=1$, $Q_6=1$, $Q_5=0$, $Q_4=1$.

Si observamos cómo varía el vector formado por las salidas al cabo de cada pulso $Q_7, Q_6, Q_5, Q_4, Q_3, Q_2, Q_1, Q_0$, tenemos que

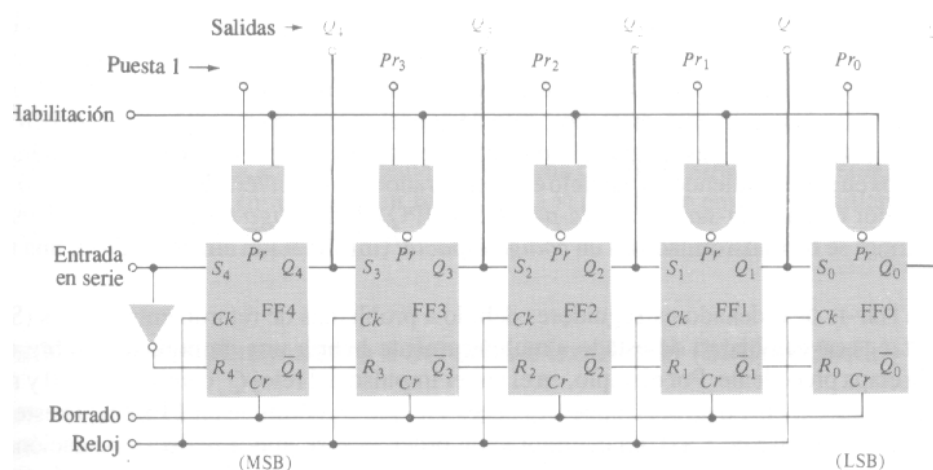
t_i	$Q_7Q_6Q_5Q_4Q_3Q_2Q_1Q_0$
t_0	0 0 0 0 0 0 0 0
t_1	1 0 0 0 0 0 0 0
t_2	0 1 0 0 0 0 0 0
t_3	1 0 1 0 0 0 0 0
t_4	1 1 0 1 0 0 0 0

Se ve de la forma en que van variando los valores del registro que hay un desplazamiento de la información hacia la derecha por cada pulso lo que da origen al nombre del registro.

Es de hacer notar que en la presente explicación se usó como flanco de cambio en las salidas el flanco decreciente por una cuestión de comodidad en realidad el flanco de cambio en las salidas de este registro de desplazamiento (74164) es el creciente.

También se pueden hacer registros de desplazamiento con flip-flop tipo J-K o S-R como veremos a continuación. Llamaremos FF a cada flip-flop, el primero cuenta con un inversor para conectar a la entrada R correspondiente; sus salidas Q y $\sim Q$ estarán conectadas respectivamente a las entradas S y R del flip-flop siguiente. Si les colocamos un subíndice serán: FF_n el flip-flop de orden de magnitud "n" con entradas S_n y R_n y salidas Q_n y $\sim Q_n$.

En la figura siguiente se muestra un registro de desplazamiento de 5 bit, que según veremos puede funcionar de diferentes maneras.



Tenemos entonces que el FF_4 tiene por entradas S_4 y R_4 antes de ésta última hay un inversor como ya dijimos; las salidas Q_4 y $\sim Q_4$ están conectadas a las

entradas del FF₃ S₃ y R₃ respectivamente. Cada FF tiene su P_r y su C_r y como se ve todos los clock están conectados al mismo reloj.

Supongamos que queremos ingresar la serie de datos 01011, puestos de esta manera el bit de menor orden de magnitud es el 1 ubicado más a la derecha.

En primera instancia almacenaremos los datos en forma serial. para ello tenemos que ingresar primero el dígito de menor orden de magnitud, para luego ir ingresando dígitos cada vez un orden de magnitud mayor.

Antes de hacer esto debemos colocar todas las salidas Q_j en cero, para lo cual tenemos que colocar C_r=0 y P_r=1, al primero lo colocamos directamente, para hacerlo con el segundo mantenemos la entrada de habilitación superior en 0 logramos que en el P_r correspondiente haya un 1 debido a la puerta NAND.

Una vez puestas las salidas en cero el funcionamiento es análogo al visto con los flip-flop D

La forma de operación es del tipo SIPO (Serial Input-Parallel Output) al cabo de n pulsos tendré en un registro formado por n flip-flop la palabra completa dentro del registro de desplazamiento, quedando disponible para su lectura en forma paralelo en las salidas Q_j (el chip 74LS164 es un registro de desplazamiento SIPO de 8 bit con entradas de habilitación).

En el dispositivo anterior, si leemos la salida Q₀ y aplicamos al reloj n pulsos tendremos en la salida los n datos de entrada. dispuestos en forma serial. armamos así un registro de desplazamiento tipo SISO. El chip 74LS91 es un registro SISO de 8 bit.

El mismo dispositivo S-R lo podemos utilizar cuando tenemos los datos de entrada dispuestos de manera paralela.

La idea se basa en utilizar las puertas de pre-seteado C_r y P_r de manera adecuada para ingresar los datos.

Primero colocamos todas las salidas en cero Q_i=0 utilizando C_r=0 a continuación colocamos C_r=1 y en las entradas en P_{r_k} los datos de entrada haciendo que el bit de menor orden de magnitud sea el P_{r₀}. Recordemos que un 0 en P_r hace que la salida correspondiente esté en 1 pero como el acceso a las puertas P_r están a través de una puerta NAND que tiene como otra entrada la puerta de habilitación. Si colocamos en esta un 1, las puertas NAND que tengan un 1 en la otra entrada P_{r_k} entregarán un 0 en la entradas P_r de manera que los FF_k en esas condiciones entregarán un 1

Nuevamente si la salida se hace usando la puerta Q₀ con n pulsos en el clock tendremos una salida serie.

En este caso hacemos la entrada del dispositivo tal como se explicó en el item anterior, en tanto que la salida en forma paralela está disponible inmediatamente después de ser cargada.

Normalmente las salida Q_k se entregan a una de las entradas de puertas AND con la otra entrada a una puerta de habilitación de lectura, para precisar el momento de la misma.

Algunos registros de desplazamiento comerciales tienen la posibilidad de realizar los desplazamientos tanto a derecha como a izquierda.

Como veremos el uso de éstos es el de dividir o multiplicar por 2 en cada pulso del reloj (o sea por potencias de dos).

La codificación binaria lleva implícita una combinación lineal esto significa que el número binario de ocho bit 00011011 en realidad representa la combinación lineal $nn = 0*2^7 + 0*2^6 + 0*2^5 + 1*2^4 + 0*2^3 + 1*2^2 + 0*2^1 + 1*2^0$

Pero multiplicar ese número por 2 equivale a

$$nn*2 = (0*2^7 + 0*2^6 + 0*2^5 + 1*2^4 + 0*2^3 + 1*2^2 + 0*2^1 + 1*2^0)*2$$

$$nn*2 = 0*2^8 + 0*2^7 + 0*2^6 + 1*2^5 + 0*2^4 + 1*2^3 + 0*2^2 + 1*2^1$$

$$nn*2 = 0*2^8 + 0*2^7 + 0*2^6 + 1*2^5 + 0*2^4 + 1*2^3 + 0*2^2 + 1*2^1 + 0*2^0$$

Que se corresponde con el número binario de ocho bit 00110110 dado que el primer dígito de la última combinación lineal no cabe en ocho bit.

Ahora supongamos que tenemos un número cargado en un registro de desplazamiento a izquierda, tenemos el bit de mayor orden de magnitud en la salida mayor y el bit de menor orden de magnitud en la salida menor. Si aplicamos un pulso, se correrán todos los dígitos hacia la izquierda y el resultado de esta operación será, como hemos visto multiplicar por dos con un error del dato del primer dígito binario (Mayor Orden de Magnitud).

Si por el contrario desplazamos todo el registro hacia la derecha, estaremos dividiendo por dos y sus potencias cada vez que hacemos desplazamientos en ese sentido, con un error por la pérdida del primer dígito (menor orden de magnitud.)

Tal vez esto en sí signifique poca cosa pero si tenemos en cuenta que al saber dividir por dos y multiplicar por dos sabemos multiplicar por cualquier número, el tema adquiere mayor importancia.

Se a el producto m*n procederemos a realizar la operación tomando el menor de los dos números en una columna y el mayor en otra, en el paso siguiente dividimos por dos (desplazando el registro a izquierda) el numero menor y “encolumnamos” su resultado, iteramos así hasta llegar a 1. Procedemos a tomar el numero mayor y lo duplicamos tantas veces como resultados de la división haya tenido, descarto los número asociados a un número par en la columna de los divididos por dos y sumo. el resultado es el producto.(ie)

21	10	5	2	1
37	74	148	296	592

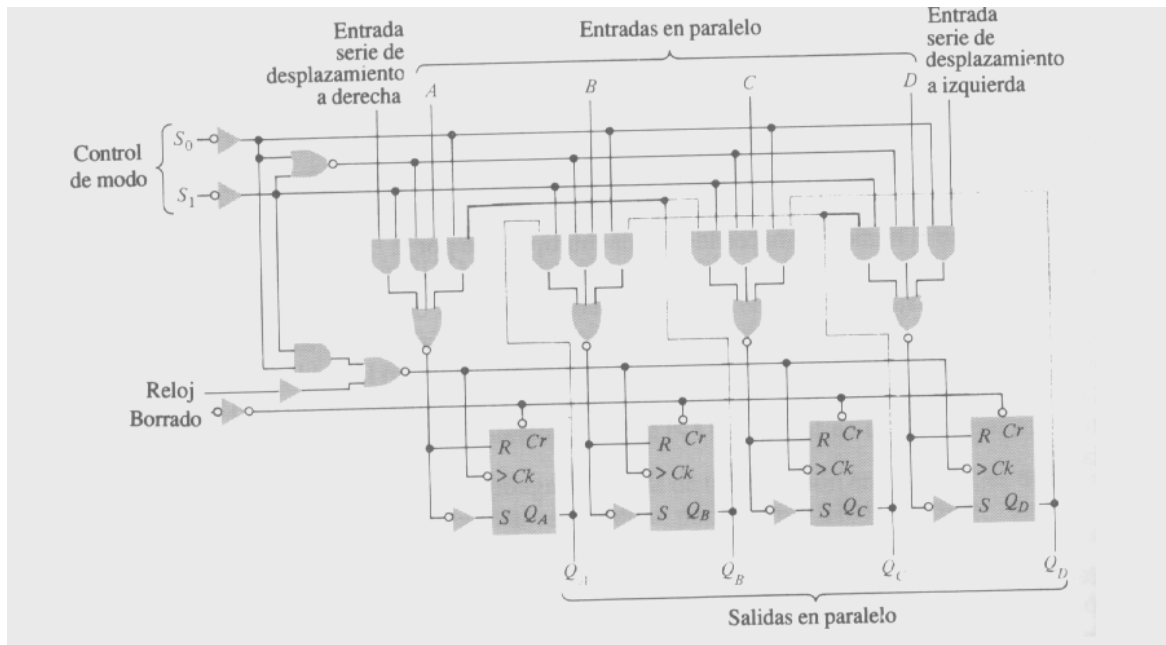
Descarto los números 74 y 296 y sumo $37+148+592=777$ que es el resultado de multiplicar $37*21$. Se entiende que esto no pretende ser una demostración, sino mas bien una muestra del algoritmo.

La demostración no es mucho mas compleja, realizar la división por dos estoy obteniendo la codificación binaria del número (de abajo hacia arriba, pues se entiende que si al dividir por dos la primera vez obtendré la información si el número es par o impar), el segundo paso es el producto de la combinación lineal por con las potencias de dos ya mostrada por los coeficientes de la combinación.

$$37*25 = 37 * (0*2^7 + 0*2^6 + 0*2^5 + 1*2^4 + 1*2^3 + 0*2^2 + 0*2^1 + 1*2^0)$$

$$37*25 = 0*2^8 + 0*2^7 + 37*1*2^4 + 37*1*2^3 + 0*2^2 + 0*2^1 + 37*1*2^0$$

$$37*25 = 592 + 296 + 37 = 925$$



El chip 74LS194A es un registro universal de 4 bit, pues se lo puede utilizar de cualquiera de las formas que hemos indicado anteriormente.

Se puede ver que para hacer los desplazamientos a derecha o a izquierda la salida Q_i tendrá que estar conectada a la entrada del siguiente o anterior flip-flop, lo que se logra con la puerta AND correspondiente y una entrada de habilitación de esas puertas, la entrada paralelo no se hace por la puerta de preset sino también por las puertas S-R con un sistema análogo al de las puertas de preset. Las restantes funciones son fácilmente deducibles

Este tipo de registros de desplazamiento también se pueden utilizar para retardar una serie de datos en n períodos, con n la cantidad de flip-flop del registro.

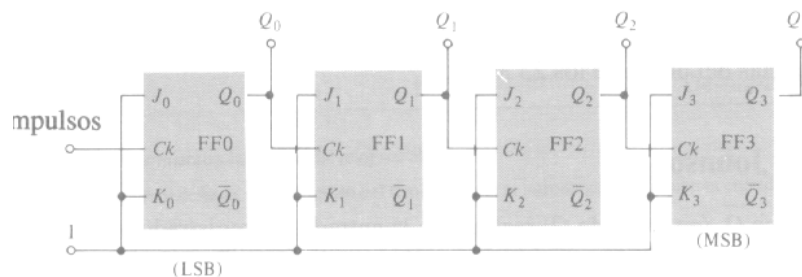
Que le pediremos que haga a un contador? Conocemos muchos contadores a ruedita: el cuenta kilómetros del coche, y otros que funcionan de modo parecido.

Básicamente lo que hace uno de dichos dispositivos es que cada vez que un sistema primario da una vuelta completa, acciona que el sistema de rueditas con una leva por ruedita haga avanzar en una posición el sistema de ruedas siguiente.

Entonces lo que hace el sistema de rueditas es contar cuantas vueltas dio la primer ruedita.

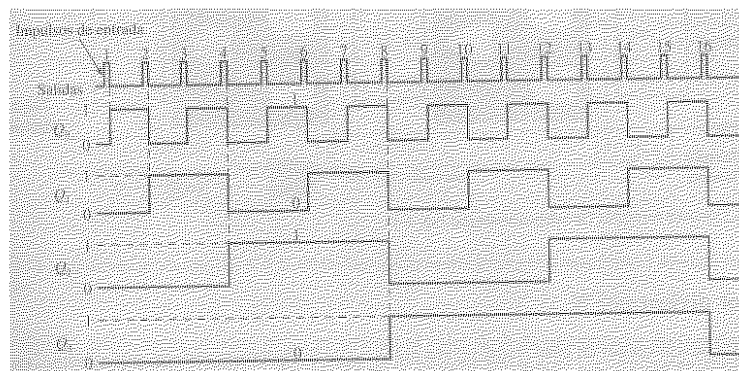
En los contadores binarios electrónicos realizados con circuitos digitales, el evento a contar es la llegada de un pulso en la entrada del contador, entonces lo que contará el contador será la cantidad de pulsos que ingresaron en la entrada del contador.

Estudiemos el circuito de la figura siguiente en el que tenemos cuatro flip-flop del tipo J-K cuyas entradas están conectadas a la fuente de tensión de modo que $J=K=1$ lo que los convierte en flip-flop tipo T. La entrada Ck del primer flip-flop está conectada al reloj, será la cantidad de pulsos de entrada los que trataremos de contar. La salida de cada flip-flop está conectada a la entrada Ck del flip-flop siguiente.



El orden de las salidas se tomará ahora de manera que la salida del primer flip-flop corresponderá al bit de menor orden de magnitud y así se sigue en orden creciente.

Cuando estudiamos el flip-flop tipo T vimos que se producía un cambio en la salida cada vez que el reloj entregaba un flanco descendente (o ascendente según el caso) de modo que la salida de un flip-flop tipo T tenía en el tiempo una curva de igual forma que la del reloj pero su período se duplicaba.



Si colocamos varios de estos flip-flop de manera tal que la salida de uno ingrese como entrada de Ck del siguiente tendremos como consecuencia que las curvas de salida de cada flip-flop serán pulsos de períodos cada uno el doble que el anterior.

Si ordenamos estas curvas tendremos precisamente un contador en el estricto sentido de la palabra. para el caso en que inicialmente hayamos colocado todas las salidas en cero tendremos en las salidas Q_i los valores de la siguiente tabla:

T N°	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
Q_3	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	0

Q_2	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1	0
Q_1	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1	0
Q_0	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0

Como se ve la cadena de flip-flop, acomodada en sentido inverso a la ordenada en el circuito cuenta directamente en sistema binario.

Una cadena de n flip-flop cuenta en sistema binario hasta 2^n .

Si los resultados del conteo los necesitamos en forma digital utilizaremos un conversor como los que hemos estudiado y si lo queremos leer directamente pues usamos el lector de siete bandas ya visto.

Si lo que necesitamos es un contador de cuenta regresiva lo que tenemos que tomar como salida es el valor de q invertido que también lo tenemos en cada flip-flop tipo T se puede hacer la tabla de los correspondientes Q_i invertidos y veremos que el conteo comienza por 1111 y sigue 1110, 1101, 1011... y así sucesivamente

El chip 7493 es un contador formado por 4 flip-flop J-K master-slave

Para poder contar mayor cantidad de pulsos lo que hay que hacer es acoplar los chips contadores de 16 pulsos de manera que la entrada del chip que cuenta los cuatro dígitos binarios siguientes tenga como entrada en vez de un reloj la salida del mayor dígito binario del chip de menor orden de magnitud.